®日本国特許庁(JP)

① 特許出願公開

② 公開特許公報(A) 平4-196428

®Int. Cl. 5

1 3

識別記号

庁内整理番号

❸公開 平成4年(1992)7月16日

H 01 L 21/3205

7353-4M 7353-4M H 01 L 21/88

A Z

審査請求 未請求 請求項の数 1 (全3頁)

公発明の名称 半導体装置の製造方法

②特 願 平2-328082

②出 願 平2(1990)11月28日

⑩発 明 者 須 藤 貴 夫 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式

会补内

の出願人 セイコーエブソン株式

東京都新宿区西新宿2丁目4番1号

会社

個代 理 人 弁理士 鈴木 喜三郎 外1名

明細書

1. 発明の名称

半導体装置の製造方法

2、特許請求の範囲

半導体装置に用いられる金属配線において、 1 系統の電流経路が 1 ミクロン以下の配線幅を有する金属配線の複数の平行結合から構成される事を特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、半導体装置、特にウェハプロセスで 形成される集積回路の製造方法に関する。

[発明の概要]

本発明は、半導体装置の製造方法において、電 流経路となる金属配線を1ミクロン以下の微細な 配線の平行結合で構成する事により、金属配線の 最大許容電流密度を上げる事が可能となり、金属 配線のエレクトロマイグレーションによる断線不 良を防止するものである。 [従来の技術]

従来、金属配線を形成する方法として、 第2図 にあるように、 電流経路として用いられる配線は単一配線構造の金属膜となるような工程が用いられている。

[発明が解決しようとする課題]

しかし、前述の従来の技術においては、金属の 金線に定状的に電流が流れる様な場合、特に合金 属配線の最大許容電流密度以上に流れる場合の 金属配線のエレクトロマイグレーション現象の びが顕著になる。 このような状況で使用していると、金属配線は設計寿命より短い時間で発生し、信頼性上の問題を発生させる事が考えられる。

本発明は、このような従来の半導体装置の問題 点を解決するもので、 その目的とするところは、 より安定した信頼性の高い半導体装置を提供する ところにある。

[課題を解決するための手段]

本発明の半導体装置の製造方法は 、半導体装置

に用いられる金属配線において、 1 系統の電流経路が 1 ミクロン以下の配線幅を有する金属配線の複数の平行結合から構成される事を特徴とする。 【実施例】

المناشدة

第1図(a)~(d)は本発明の実施例における半導体装置の製造工程に従う断面図である。

第1図(e)は、本発明の実施例における半導体装置の平面図である。

まず、第1図(a)にあるように、比抵抗10 (Ω-ca)のN型シリコン基板100上に、二酸 化珪素からなる絶縁関101を通常の熱酸化法で 形成する。

次に、第1図(b)にあるように、A1102 を通常の蒸着あるいはスパッタリングにより1ミ クロン厚となるよう形成させる。

次に、第1図(c)にあるように、前述で形成 したA1102をレジストを用いてパターンニン グする。この場合、パターンニングに用いるフォ トマスクは、パターンニング後の金属配線が細い 金属配線の平行集合となるようなマスクを用いる。

傾向にあるので、 更にグレインサイズのコントロールに対して注意が必要である。

また、本実施例で形成される金属配線は、1ミクロン以下の微細配線幅で形成される事より、金属配線上のパッシペーション膜からの応力に対する影響を受け易いので、パッシペーション膜の低応力化についても注意が必要である。

[発明の効果]

ここで、 細い 金属配線の平行集合の 個々の 金属配線幅は 1 ミクロン以下になるようにデザインする。また、 それらの 微細配線の間隔は極力狭くなるようにし、 微細配線の数を極力多く形成するようにする。

次に、第1 (d) にあるように、前述で形成された金属配線 1 0 3 上にパッシペーション膜 1 0 4 を形成する。

以上の工程を経て、金属配線が形成される。第 1図(e)は、形成された金属配線105の平面 図である。本実施例において、形成される金属配 線は配線幅が1ミクロン以下となるように加工さ れているので、金属配線の材料となるA1粒子の グレインサイズは少なくても1ミクロン以上にな るように、A1のスパッタ時にコントロールしな ければならない。

本実施例においては、 Alの単層構造の場合を述べたが、 しばしばTi. Wなどの金属との積層構造配線を採用する場合があるが、 この場合においてはAl粒子のグレインサイズはより小さくなる

金属配線の断線不良を低減する事ができ、 より信 類性の高い半導体装置を提供する事ができる。

4. 図面の簡単な説明

第1図(a)~(e)は、本発明による実施例の半導体装置の製造工程の断面図である。

第2図は、従来の半導体装置の構造を示す断面 図である。

100・・・N型シリコン基板

101 · · · 絶縁膜

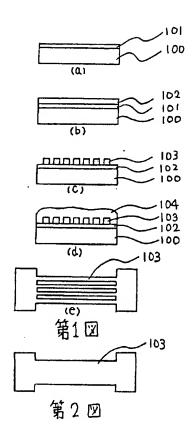
102 · · · A1

103···A1配線電極

104・・・パッシベーション

以上

出願人 セイコーエブソン株式会社 代理人 弁理士 鈴木喜三郎 (他一名)



PAT-NO:

JP404196428A

DOCUMENT-IDENTIFIER: JP 04196428 A

TITLE:

MANUFACTURE OF SEMICONDUCTOR DEVICE

PUBN-DATE:

July 16, 1992

INVENTOR-INFORMATION:

NAME

SUDO, TAKAO

ASSIGNEE-INFORMATION:

NAME

COUNTRY

SEIKO EPSON CORP

N/A

APPL-NO:

JP02328082

APPL-DATE:

November 28, 1990

INT-CL (IPC): H01L021/3205

ABSTRACT:

PURPOSE: To prevent the failure of metal wiring due to electromigration by forming a group of parallel submicron conductors as a current path or wiring.

CONSTITUTION: An insulating film 101 is formed on an n-type silicon substrate 100. Aluminum 102 is deposited on the insulating film to a thickness less than one micron by ordinary evaporation or sputtering. The aluminum 102 is patterned using such a photoresist mask to form a group of parallel thin wiring conductors. The individual thin conductors should be less than one micron, and the pitch of the parallel thin conductors should be as short as possible to increase the number of conductors. The metal wiring 103 thus formed is covered with a passivation film 104. According to this method, it is possible to increase the resistance of aluminum wiring to electromigration and thus to decrease the failure of metal wiring due to discontinuation.

COPYRIGHT: (C)1992, JPO& Japio